内存

三组信号：控制信号、地址信号、数据信号

控制信号：主要是存储器的读和写，存储器芯片的片选信号

容量：以字节为单位

4G的内存可以是两个2G的内存条。

1G的内存条中有不同的存储器芯片。

存储器扩展的设计。

存储器芯片的容量通常用它能存储多少二进制位来描述。

存储器的组织形式

可以知道地址总线的宽度和数据总线的宽度。

存储器的访问速度

SRAM（静态RAM）

每个存储单元都用一个锁存器或一个触发器来构造的存储器。

DRAM（动态RAM）

每个存储单元都是用电容来构造的存储器

把地址信号拆分为行地址和列地址，根据行和列来找到对应的单元。

行地址信号和列地址信号是共用相同的引脚的。

分成行列的目的是刷新的时候，每次能刷新一行或者一列，而不是刷新一个单元，这样能使刷新更快。

内存与cache对比，内存更注重容量，用动态RAM，cache更注重速度，使用静态RAM。

因为静态RAM的每个存储单元需要用一个锁存器和一个触发器来构造，锁存器和触发器是由多个逻辑门来设计的，每个逻辑门是由多个二极管来实现的，所以容量较小。

动态RAM由于是由电容来设计的，存在电荷泄露的问题，可能会导致1变成0，故要设计刷新电路，防止存储的数据改变，而刷新时是无法访问内存的，所以访问速度较慢。

低位的直接与地址总线相连，高位的地址信号通过一个地址译码器来作为片选信号来选中对应的存储器芯片。

存储器芯片的数据总线直接与系统的数据总线连接，因为存储器芯片已经把三态给设计进去了，如果存储器芯片没有选中，则该芯片的数据总线已经处于高阻态了。

IBM PC的存储器映射表

HMA(high memory area)：高端存储器，286以上的芯片工作在实模式下访问的超过1M的存储器的范围。

Extended Memory：扩充存储器，在上端存储器（384KB的部分）中，没有被使用的空间可以被用户使用，这部分就称为扩充存储器。

数据的完整性

写入数据后读出来的数据要是一样的。

通过数据本身是无法知道数据是否准确的，需要增加一些额外的冗余信息来作为判断依据，增加了信息传递的可靠性。

信息传递的有效性：信息传递的过程中，单位时间内占用单位资源时传输的有效信息的多少。

信息传递的可靠性：信息传递的过程中，信息准确性。

校验方法：校验和、奇偶校验位、循环冗余校验

1. ROM采用校验和
   1. 把所有的字节按照二进制加到一起，舍弃进位
   2. 计算出补码作为校验和字节保留起来
   3. 每次启动ROM则先检测所有字节加起来之后再与校验和相加是否等于0，如果不等于0则是出错了

对于批量数据进行校验比较方便

1. RAM采用奇偶校验位
   1. 加入一个奇偶校验位，使得数据的二进制数含有1的个数为奇数个1则是奇校验
   2. 如果读出来的数据有偶数个1，则是错的，出错则触发不可屏蔽中断

由于每次读取内存只读取一个单元，每次读取都要检测，则不能再采用上面的校验和来校验了，因为要检测一个字节是否准确就需要一个字节，浪费空间，所以采用奇偶校验法。

奇偶校验法只能检测出1个位出现错误的情况，但是找不到是哪一位出错的。

1. 硬盘和信息传递采用循环冗余校验

DMA直接存储器存取

完成IO与存储器之间的传递可以直接在DMA控制器的控制下完成。

DMA控制下数据传送的方式

1. IO与存储器
2. 存储器与存储器
3. IO与IO

DMA工作时需要先获得对总线的控制权，需要向CPU发出总线请求信号，得到CPU发出的总线确认信号才能获得对总线的控制权，完成后需要把总线控制权交回给CPU。

获得总线确认信号一定是在总线周期结束之后。